

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2002-258819**

(43)Date of publication of application : **11.09.2002**

(51)Int.Cl.

G09G 3/36
G02F 1/133
G09G 3/20
G11C 19/00

(21)Application number : **2001-
211738**

(71)Applicant : **SAMSUNG
ELECTRONICS CO
LTD**

(22)Date of filing : **12.07.2001** (72)Inventor : **ZEN CHIN**

(30)Priority

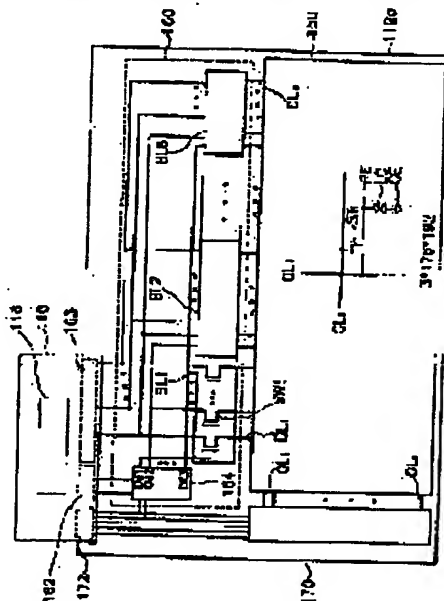
Priority number : **2001 200107068** Priority date : **13.02.2001** Priority country : **KR**

(54) SHIFT REGISTER, LIQUID CRYSTAL DISPLAY USING THE SAME, AND METHOD OF DRIVING ITS GATE LINE AND DATA LINE BLOCK

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a shift register, capable of always performing a constant operation, regardless of fluctuation of the threshold voltage of an a-Si TFT(amorphous silicon thin-film transistor) by changes due to aging.

SOLUTION: A plurality of stages of shift registers (164) are connected one after another to each other, a start signal is given to the input terminals of the first stage, and the output signal of each stage selects sequentially a plurality of horizontal lines. A first clock signal and a second clock signal, having the reverse phase, are supplied respective to odd numbered stages and even numbered stages. Moreover, each



stage includes a pull-up means (180), a pull-down means (182) and a floating service means or the like. When the stages of shift registers are realized on a liquid crystal display module, by using only two clock signals in this manner, the number of external input terminals can be reduced and, furthermore, an a-Si liquid crystal display device in which a data drive circuit is integrated can be provided.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision
of rejection or application
converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-258819

(P2002-258819A)

(42) 公開日 平成14年9月11日(2002.9.11)

(51) Int. Cl. ⁷	国際分類	FI	ナノド(特許)
G09G 3/28		G09G 3/28	2H098
G09F 1/18	550	G09F 1/18	550 5C008
G09G 3/20	512	G09G 3/20	512K 5C080
	523		523H
G11C 19/00		G11C 19/00	J

審査請求 未請求 審査費の徴収 〇 L (全 18 頁)

(21) 出願番号 特開2001-211738(P2001-211738)

(22) 出願日 平成13年7月12日(2001.7.12)

(31) 優先権主張番号 2001-7088

(32) 優先日 平成13年2月15日(2001.2.15)

(33) 優先権主張国 韓国 (KR)

(71) 出願人 58109658

サムスン エレクトロニクス カンパニー
リミテッドSAMSUNG ELECTRONICS
COMPANY, LIMITED大韓民国 キュンギド スオン市 バル
ダルグ マエダン-ドン 415

(72) 発明者 金 珍

大韓民国京畿道安養市馬山洞大宇アパート
メント1103室8号

(73) 代理人 100059705

弁護士 社本 一夫 (外5名)

最良例に続く

(54) 【発明の名称】 シフトレジスタと、これを用いた液晶表示装置とそのゲートライン及びデータラインブロック
駆動方法

(57) 【要約】

【課題】 経年変化によるe-Si TFTのスレッショルド電圧変動とは無関係に常に安定的な動作が可能なシフトレジスタを提供する。

【解決手段】 シフトレジスタ(164)を、複数のステージを縦続接続し、一階段の入力端子に開始信号を与え、各ステージの出力信号が複数の水平ラインをシーケンシャルに選択するように構成し、奇数段には第1クロック信号を、偶数段には位相が逆の第2クロック信号を提供する。各段は、プルアップ手段(180)とプルダウン手段(182)と、フローティング動作手段などを含む。このようにして、二つのクロック信号のみを使用して液晶表示モジュール上に実装するときに外部入力端子の数を減らすことができる。また、基板上にデータ駆動回路を集積したe-Si液晶表示装置を提供すること

であることができる。

